

Procesadores vectoriales comerciales

Roberto Fernández Rodríguez
Iván Menéndez González
Francesco Buccini

UO173025
UO69574
UO216184

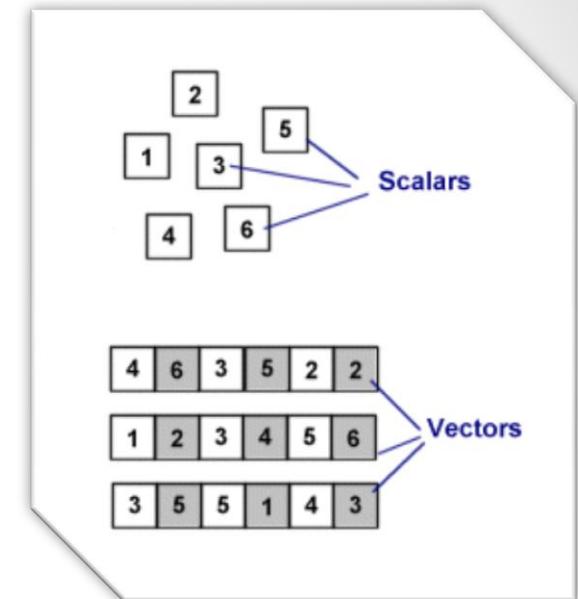
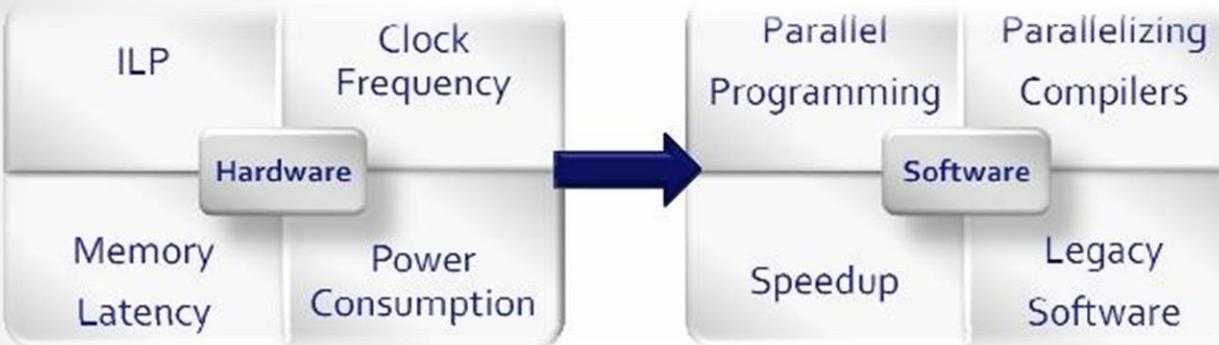


Contenidos



- Procesamiento paralelo vectorial
 - Taxonomía de Flynn
 - Instrucciones SIMD y procesadores vectoriales
 - Extensiones multimedia de los procesadores vectoriales actuales:
 - Intel: MMX, SSE (1-4.2) y AVX
 - AMD: 3DNow! (inicial, extensions y professional)
 - PowerPC: AltiVec
 - Aplicaciones comerciales de los procesadores vectoriales
 - Procesador Cell
- Procesadores vectoriales comerciales. Sistemas paralelos. Curso 2010-2011

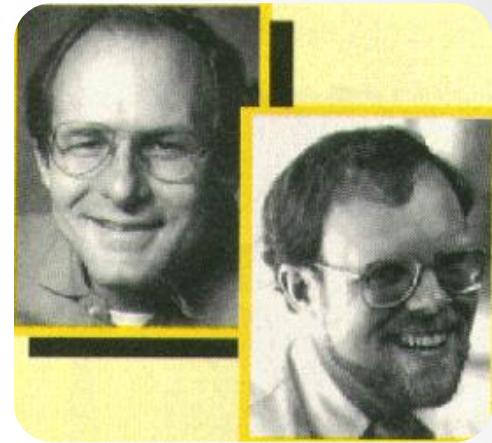
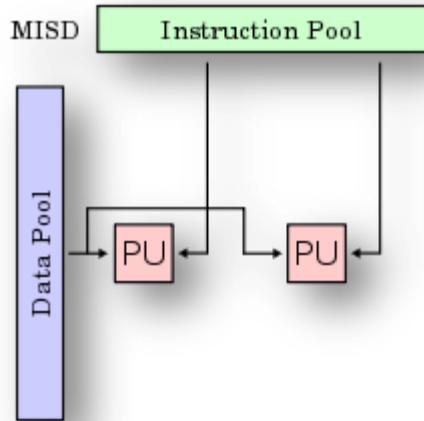
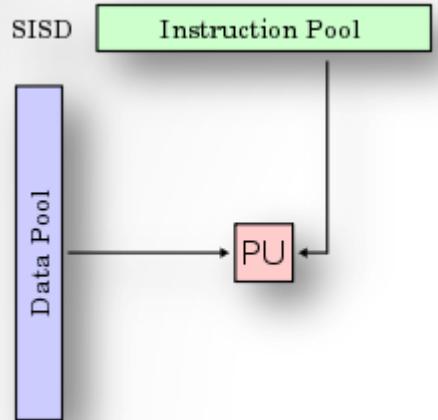
Procesamiento paralelo vectorial



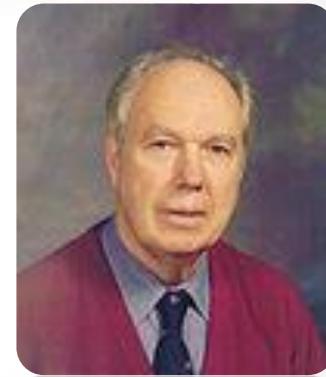
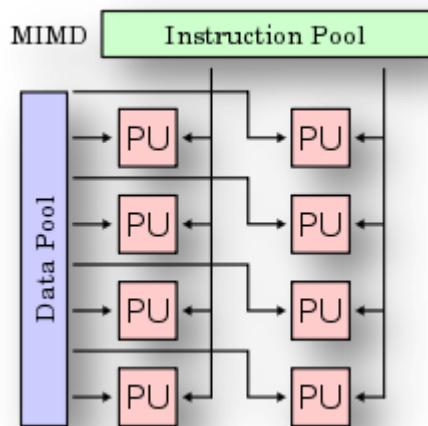
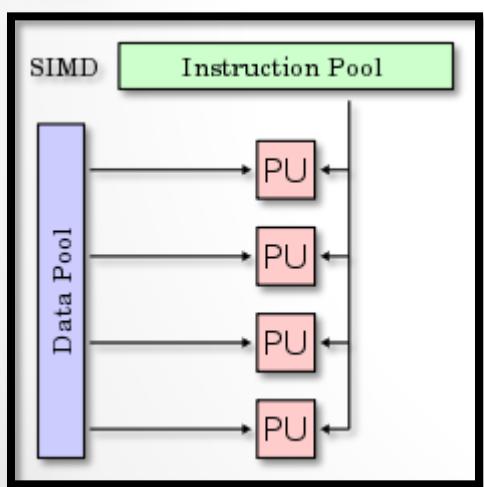
- Formas de computación paralela:
 - 1) **BLP:** Bit-Level Parallelism
 - 2) **ILP:** Instruction-Level Parallelism
 - 3) **DLP:** Data-Level Parallelism
 - 4) **TLP:** Task-Level Parallelism

Ejemplo de cauce vectorial									
IF	DEC	EXEC		WB					
		EXEC	WB	EXEC	WB				
IF	DEC			EXEC	WB				
				EXEC	WB				
IF	DEC			EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				
				EXEC	WB				

Taxonomía de Flynn



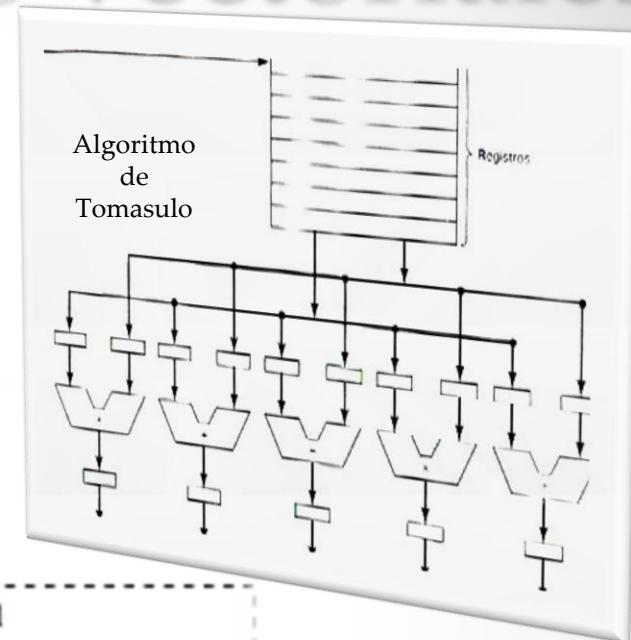
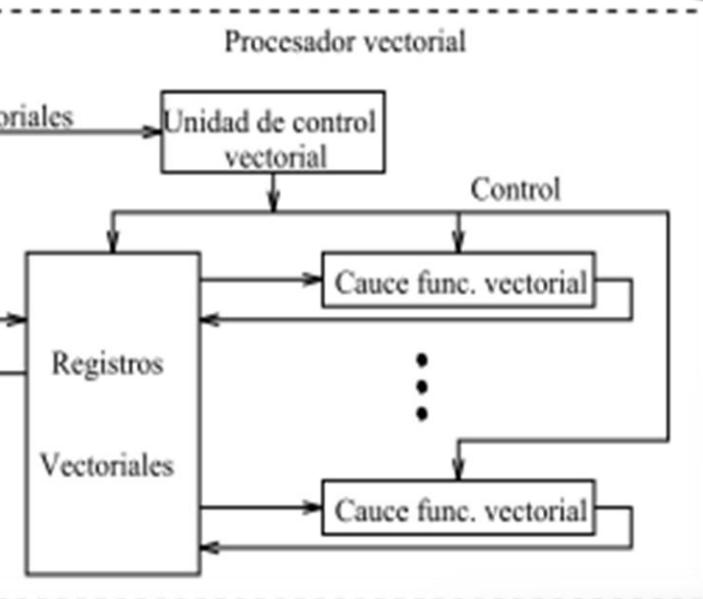
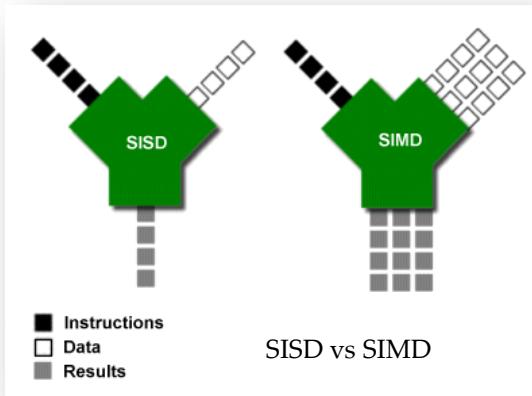
David Patterson/ John Hennessy



Michael J. Flynn

SIMD y procesadores vectoriales

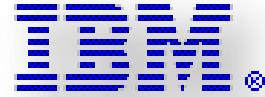
Arquitectura de una máquina vectorial



Máquina con procesador escalar segmentado y procesador vectorial

Extensiones en procesadores

- Los procesadores vectoriales comerciales actuales utilizan instrucciones **SIMD**
- Estas instrucciones realizan operaciones enteras y en punto flotante
- Los principales fabricantes (como Intel y AMD) las integran en sus chipsets



Instruction sets vectoriales

NOMBRE	FABRICANTE	AÑO	PROCESADORES	INSTRUCCIONES	REGISTROS
MMX	INTEL	1997	Pentium	87 (nuevas)	64 bits
SSE	INTEL	1999	Pentium III	70 (nuevas)	128 bits
SSE2	INTEL	2001	Pentium IV (1ª versión)	70	128 bits
SSE3	INTEL	2004	Pentium IV (revisado)	32 (nuevas)	128 bits
SSE4	INTEL	2007	Penryn Nehalem	47 (nuevas SSE4.1) 7 (nuevas SSE4.2)	128 bits
AVX	INTEL	2011	INTEL Sandy Bridge AMD Bulldozer	8 (nuevas)	256 bits
3DNOW!	AMD	1998	K6-2	21 (nuevas)	64 bits
3DNOW! XTS	AMD	1999	Athlon	5 (3D Now!) + 19 (MMX)	128 bits
3DNOW! PRO	AMD	2001	Athlon XP	21 (3D Now!) + 52 (SSE)	128 bits

Extensiones multimedia

- Procesadores anteriores a 2011: **SSE**
 - AMD: instrucciones **PREFETCH/PREFETCHW**
- Procesadores a partir de 2011: **AVX**
- En el futuro:
 - **FMA**: cuatro registros independientes para operar
 - Extensión SSE:
 - **CVT-16**
 - **XOP**

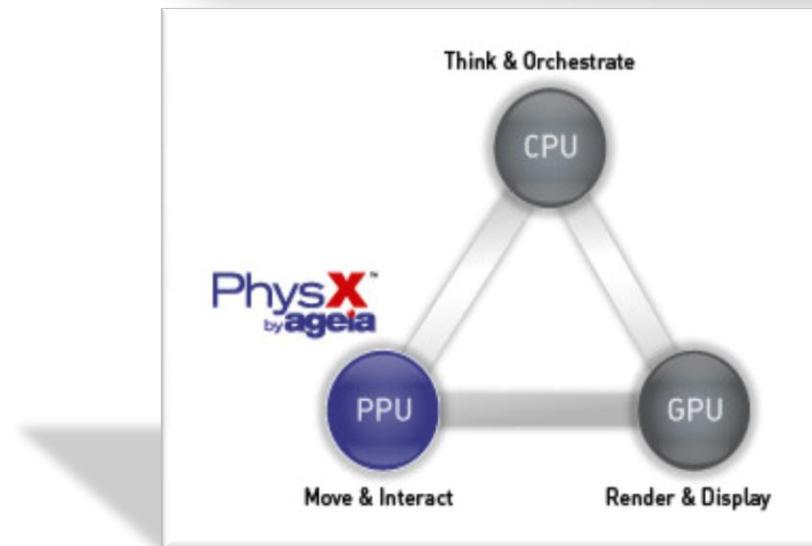


Aplicaciones comerciales

- Las aplicaciones comerciales de los procesadores vectoriales de hoy en día son enormes:

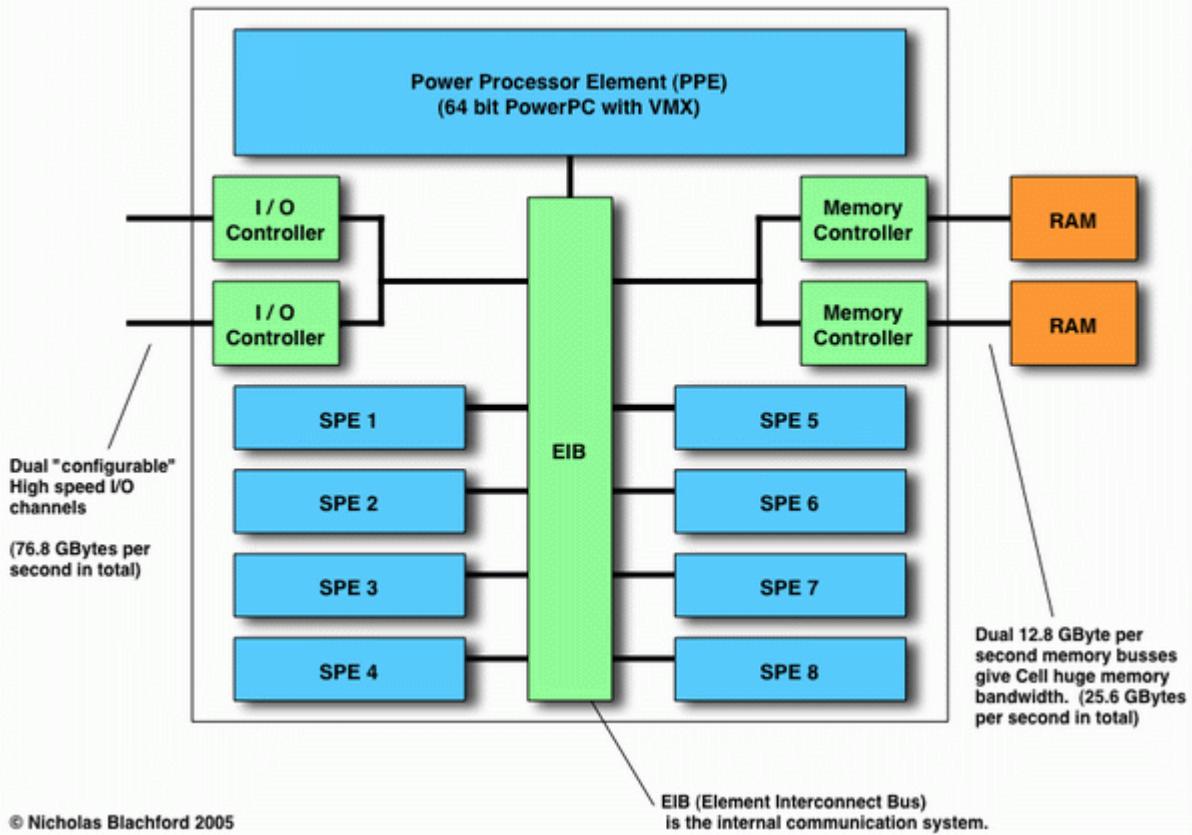
- Multimedia (AltiVec de PowerPC)
- Tarjetas gráficas (consolas)
 - PhysX
- Dispositivos móviles (telefonía)
 - ARM Neon

Console	CPU GFLOPS	Total shipped CPU TFLOPS	Shipped consoles in millions
Xbox	5.8	139,200	24
Xbox 360	115.2	2,188,800	19
Dreamcast	1.4	8,400	6
Wii	2.9	75,400	26
PS2	6.2	768,800	124
PS3	218	2,834,000	13
TOTAL	349.5	6,014,600	212



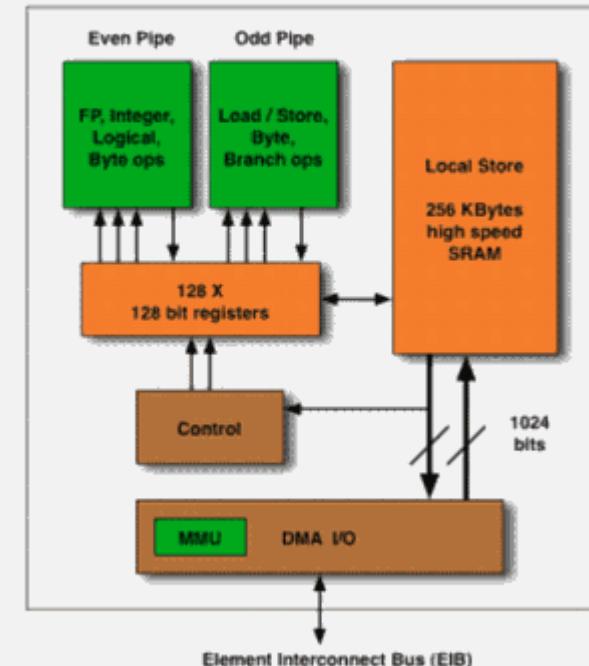
Procesador Cell

Cell Processor Architecture



Cell SPE Architecture

Each SPE is an independent vector CPU capable of 32 GFLOPs or 32 GOPs (32 bit @ 4GHz.)



Enlaces relacionados

Computación paralela (Wikipedia):

http://en.wikipedia.org/wiki/Parallel_computing

Escalado en frecuencia (Wikipedia):

http://en.wikipedia.org/wiki/Frequency_scaling

Intel detiene Tejas y Jayhawk y pasa a procesadores dual-core (noticia NY Times):

<http://www.nytimes.com/2004/05/08/business/intel-halts-development-of-2-new-microprocessors.html?pagewanted=all&src=pm>

Cramming more components onto integrated circuits (artículo de Intel Museum):

ftp://download.intel.com/museum/Moores_Law/Articles-Press_Releases/Gordon_Moore_1965_Article.pdf

Ley de Amdahl (Wikipedia):

http://es.wikipedia.org/wiki/Ley_de_Amdahl

Instrucciones SIMD (Wikipedia):

<http://en.wikipedia.org/wiki/SIMD>

SIMD Within A Register (instrucciones SIMD simuladas) (Universidad de Kentucky):

<http://www.aggregate.org/SWAR/>

Paralelismo a nivel de datos (Wikipedia):

http://en.wikipedia.org/wiki/Central_processing_unit#Data_parallelism

Procesadores vectoriales (Wikipedia):

http://en.wikipedia.org/wiki/Vector_processor

Enlaces relacionados (II)

Vectorización (Wikipedia):

[http://en.wikipedia.org/wiki/Vectorization_\(parallel_computing\)](http://en.wikipedia.org/wiki/Vectorization_(parallel_computing))

Introduction to Parallel Computing (Lawrence Livermore National Laboratory):

https://computing.llnl.gov/tutorials/parallel_comp/

Instrucciones MMX (Wikipedia):

<http://es.wikipedia.org/wiki/MMX>

Instrucciones SSE (Wikipedia):

<http://es.wikipedia.org/wiki/SSE>

Instrucciones 3DNow! (Wikipedia):

<http://en.wikipedia.org/wiki/3DNow>

AMD 3DNow! (blog de Stefano Tommesani):

<http://www.tommesani.com/3DNow.html>

AMD deja de utilizar 3DNow! (Blog de AMD):

<http://blogs.amd.com/developer/2010/08/18/3dnow-deprecated/>

AltiVec (Wikipedia):

<http://en.wikipedia.org/wiki/AltiVec>

Procesador Cell (Wikipedia):

<http://es.wikipedia.org/wiki/Cell>

PPU (Wikipedia):

http://en.wikipedia.org/wiki/Physics_processing_unit

Bibliografía

-*Parallel Computer Architecture: A Hardware/Software approach.*

David Culler, Jaswinder Pal Singh, y Anoop Gupta. Morgan Kaufmann, 1999.

-*Advanced computer architecture: Parallelism, scalability, programmability.*

Kai Hwang. McGraw-Hill, 1993.

-*High-Performance Computer Architecture.*

Harold S. Stone. Addison-Wesley, primera y tercera edición, 1987 y 1993.

-*Arquitectura de Computadoras y Procesamiento Paralelo.*

Kai Hwang y Fayé A. Briggs. McGraw-Hill, 1987.

-*Computer Architecture, single and parallel systems.*

Mehdi R. Zargham. Prentice-Hall, 1996.

-*Computer architecture: pipelined and parallel processor design.*

Michael J. Flynn. Jones and Bartlett, 1995.

-*Organización y Arquitectura de Computadores, diseño para optimizar prestaciones.*

William Stallings. Prentice Hall, cuarta edición, 1996.

-*See MIPS Run.*

D. Sweetman. Morgan Kaufmann Publications, 2002.